



Présentation

Code interne : EE5C

Description

Niveau de connaissances (savoirs) :

N1 : débutant

N2 : intermédiaire

N3 : confirmé

N4 : expert

Les connaissances (savoirs) attendues à l'issue des enseignements de l'UE

Acquérir les notions de logique combinatoire en électronique numérique : (C1, N1), (C2, N1)

Acquérir les notions de logique séquentielle en électronique numérique : (C1, N1), (C2, N1)

Acquérir les principes d'algorithme et de types abstraits en informatique : (C1, N1), (C2, N1)

Apprendre les bases de la programmation impérative en informatique : (C1, N1), (C2, N1)

Les acquis d'apprentissage en termes de capacités, aptitudes et attitudes attendues à l'issue des enseignements de l'UE

Appréhender la syntaxe d'un langage de description d'architecture électronique numérique, le langage VHDL : (C3, N1), (C4, N1)

S'initier à un environnement de CAO, à savoir l'environnement Vivado de Xilinx : (C3, N1)

Utiliser un outil de simulation comportementale à partir d'une description en VHDL : (C3, N1), (C5, N1)

Manipuler un flot de conception de circuit FPGA : (C3, N1)

S'initier au prototypage sur circuit FPGA : (C5, N1)

Réalisation d'un projet d'architecture numérique, de la spécification au prototypage sur circuit FPGA : (C4, N1), (C5, N1), (C7, N1), (C8, N1)

S'initier à un système d'exploitation de type UNIX: (C3, N1)

Manipuler un environnement informatique de programmation, de simulation et d'exécution : (C3, N1), (C5, N1)

Appréhender la syntaxe d'un langage de programmation impératif et généraliste, le langage C : (C3, N1), (C4, N1)

Liste des enseignements

	Nature	CM	CI	TD	TI	TP	Coef.
Logique combinatoire et logique séquentielle	Elément constitutif	8h		8h	14h		3
Architecture de base d'un processeurs	Elément constitutif	7h		3h	6h		2
Unix - Langage C	Elément constitutif	11h		8h	15h		4

Infos pratiques

Contacts

Camille Leroux

✉ Camille.Leroux@bordeaux-inp.fr